بسم الله الرحمن الرحيم (و قل ربي زدني علماً)

بنيان حواسيب(الجزء الأول)

السؤال الأول:

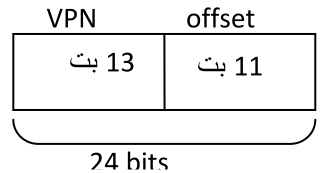
لدينا ذاكرة افتراضية virtual memory فيها 24 خط عنوان و حجم الصفحة هو 2KB و لدينا ذاكرة رئيسة RAM بحجم 256KB و المطلوب ما هو أبعاد جدول الصفحات page tabe .

الحل:

حجم الذاكرة الافتراضية = $16MB=2^{24}$

عدد الصفحات الافتراضية = $\frac{2^{24}}{2^{11}} = 2^{13} = 8192 = 8kpage$

و يكون شكل عنوان الافتراضي:



عدد الصفحات المادية= $\frac{\text{حجم RAM}}{\text{حجم الصفحة}} = \frac{2^{18}}{2^{11}} = 2^7 = 128$ صفحة

و يكون بنية العنوان الفيزيائي هو:

PPN	offset
7 بت	11 بت

18 bits

نلاحظ حجم الصفحة الافتراضية=حجم الصفحة المادية.

أبعاد جدول الصفحات هو: $8192 \times 7bits$ صفحة

السؤال الثاني:

ليكن لدينا التعليمات المكتوبة بلغة *MIPS* :

I_1 $LW\ R_1, oh(R_5)$

I_2 $LW\ R_2, oh(R_6)$

I_3 $add\ R_3, R_1, R_2$

I_4 $add\ R_7, R_3, R_2$

I_5 $SW\ R_3, oh(R_9)$

I_6 $add\ R_{10}, R_3, R_2$

و المطلوب:

1- الزمن اللازم لتنفيذ هذه التعليمات على معالج تتابعي(مقدرا بعدد أدوار المعالج) :

a. **30**
b. 25
c. 10
d. 20
e. Otherwise

2- الزمن اللازم لتنفيذ هذه التعليمات في حالة معالج متوارد بدون أي تقنية تسريع:
a. 30
b. 20
c. 15
d. 10
e. 5

3- الزمن اللازم لتنفيذ هذه التعليمات في حالة معالج متوارد مع إحالة *Forwarding*:
a. 9
b. 10
c. 11
d. 12
e. جميع ما سبق خاطئ

4- نسبة التسريع بين المعالج التتابعي و معالج الإحالة هو:
a. 2.1
b. 3.3
c. 2.99
d. 1.9
e. 2.7

ملاحظة: مفهوم التسريع مثلا : لدينا ذاكرة رئيسية بحجم *1024MByte* و ذاكرة أخرى بحجم *256MByte* و تكون بسبة التسريع بين الذاكرتين هو:
1024/256=4 أي أن الذاكرة ١٠٢٤ أفضل من الذاكرة ٢٥٦ بـــ *4* مرات.

السؤال الثالث:
لدينا معالج له ٦٤ بت للمعطيات و ٣٢ بت للعنونة و حجم الذاكرة الرئيسية *RAM* هو ٣٢ ميجا بايت و زمن النفاذ إلى الذاكرة الرئيسية هو *50ns* و حجم الصفحة هو *4Kbyte*
و المطلوب:
1- أبعاد جدول الصفحات (حجم الصفحة× عدد الأسطر) هو:
a. 2M×12
b. 1M×13
c. 3M×13
d. 1M×12
e. 2M×12

الحل كالتالي:
حجم الصفحة= ٤ كيلوبايت = 2^{12} (الإزاحة على *12* بت).
عدد الصفحات الافتراضية = $\frac{2^{32}}{2^{12}}=2^{20}=$ *1M* سطر
و تكون بنية العنوان الافتراضي (التخيلي):

VPN	offset
20 بت	12 بت

32bits

حجم *RAM* = $32Mbyte = 2^{5} \times 2^{20} = 2^{25}$

عدد الصفحات المادية= $2^{25}/2^{12} = 2^{13} =$ 8kpage

و تكون بنية العنوان الفيزيائي(المادي):

PPN	offset
13 بت	12 بت

25 bits

ومنه أبعاد جدول الصفحات هو: 1M×13

2- لتسريع العمل تضاف إلى جدول الصفحات ذاكرة خابية TLB و سطر الكاش الواحد مؤلف من 16bytes و زمن النفاذ إليها 1ns و معدل النجاح بنسبة 85% و المطلوب زمن النفاذ الوسطي للذاكرة الرئيسيةهو:

a. 50ns
b. 120ns
c. 130ns
d. 30.85ns
e. 29.9ns

الحل كالتالي:

نسبة النجاح= 0.85 و منه الإخفاق= 1 - 0.85 = 0.15 .

زمن النفاذ الوسطي=معدل الإصابة×زمن الإصابة + معدل الإخفاق×زمن الإخفاق

ومنه فإن زمن النفاذ الوسطي= 0.85 × 1ns + 0.15 × (50X4) = 30.85ns

3- في الذاكرة TLB يمكن استخدام بطريقة:

a. التقابل المباشر
b. التجميعية التامة
c. a و b صحيح
d. a و b خاطئ

4- الهدف الرئيسي من جدول الصفحات هو:

a. الانتقال من عنوان مادي إلى عنوان افتراضي
b. الانتقال من عنوان افتراضي إلى عنوان مادي
c. الانتقال من عنوان افتراضي إلى عنوان فيزيائي
d. كل ما ذكر خاطئ
e. b و c

5- اختر الإجابة الصحيحة:

a. جدول الصفحات يخزن ضمن الذاكرة الرئيسية
b. VPN ضمن بينة العنوان الافتراضي تعمل كدليل *index* لجدول الصفحات
c. لكل صفحة افتراضية سطر خاص بها ويحوي السطرعنوان الصفحة الفيزيائية المقابلة PPN
d. كل ما ذكر صحيح
e. b و c.

السؤال الرابع:

بفرض لدينا خابية فيها عرض كلمة المعطيات 32bits(4byte) و عدد الكلمات في الخابية= 512 كلمة و سطر الخابية مؤلف من 4 كلمات و بفرض أن عنوان الذاكرة الرئيسية يرمز على 40 bits و المطلوب:

1- عدد أسطر الكاش في حالة التقابل المباشر هو:

a. 256
b. 512
c. 64
d. 2
e. **128**

2- مقدار الإزاحة offset يكون:

a. 16 bits
b. 8 bits
c. **4 bits**
d. 2 bits
e. 1 bits

3- بنية العنوان الواردة من المعالج في حالة التقابل المباشر هي:

a. **tag=29 index=7 offset=4**
b. tag=30 index=8 offset=2
c. tag=29 index=7 offset=8
d. tag=29 index=7 offset=16
e. tag=29 index=7 offset=1

4- حجم سطر الكاش في حالة التقابل المباشر:

a. **20224bits**
b. 128bits
c. 256bits
d. 20209bits
e. كل ما ذكر خاطئ

5- في حالة التجميعية التامة العنوان الوارد من المعالج له الشكل:

a. tag =29 index=7 offset=4
b. tag=36 inedx=7 offset=33
c. tag=30 index=10
d. **tag=36 offset=4**
e. tag=38 offset=2

6- حجم الكاش في حالة التجمعية التامة هو:

a. لا يمكن معرفة ذلك
b. 4736bits
c. 4608bits
d. 10624bits
e. **21120 bits**

7- في حالة التجمعية في مجموعات (2 way-set) (أي كل مجموعة تحوي سطرين)

عدد المجموعات هو:

a. 4
b. 8
c. 16
d. 32
e. 64

8- العنوان الوارد من المعالج له الشكل:

a. offset=5 index=6 tag=29
b. offset=4 index=6 tag=30
c. offset=6 index=4 tag=30
d. offset=5 index=0 tag=35
e. offset=6 index=6 tag=28

9- حجم الكاش في هذه الحالة يصبح:

a. 20224bits
b. 20352bits
c. 10176bits
d. 112348bits

السؤال الخامس:

لدينا خابية ذات تقابل مباشر مؤلفة من 4 كتل و كل كتلة تحوي كلمة واحدة مؤلفة من 4 بايت و لدينا تسلسل العناوين التالية:

	address	index	tag	Hit/miss
1	110001			
2	1oo111			
3	001111			
4	001100			
5	010001			
6	110010			
7	100101			
8	001110			
9	100001			
10	110101			

و بفرض أن الذاكرة فارغة في البداية.

الحل:لدينا 4 أسطر في الكاش و منه index = 2bits و لدينا حجم الكلمة 4byte و منه الإزاحة = 2 بت

و من العناوين المعطاة نلاحظ أنها تمثل على 6 بت و منه tag=6—2-2=2bits

العنوان الوارد من المعالج إلى الذاكرة الرئيسية RAM له الشكل التالي:

tag	index	offset
2	2	2

6 bits

و منه عدد الإصابات hit و عدد الإخفاقات miss يكون:

	address	index	tag	Hit/miss
1	110001	00	11	miss
2	1oo111	01	10	miss
3	001111	11	00	miss
4	001100	11	00	hit
5	010001	00	01	miss
6	110010	00	11	miss
7	100101	01	10	hit
8	001110	11	00	hit
9	100001	00	10	miss
10	110101	01	11	miss

معدل الإصابة hit = $\frac{3}{10}$ = 30%

معدل الإخفاق miss = $\frac{7}{10}$ = 70%

السؤال السادس:

بفرض لدينا ذاكرة خابية تجميعية في مجموعات 2-way set و كل كتلة مؤلفة من 1byte و الخابية مؤلفة من ١٦ سطر و المطلوب احسب معدل الإصابة لتسلسل العناوين التالية(من اليسار لليمين)

0 ⟶ 8 ⟶ 0 ⟶ 4 ⟶ 8

الحل: عندما نقول 2 way set هذا يعني أن التشاركية من مرتبة 2 أي كل مجموعة تحوي سطرين.

عدد المجموعات= $\frac{\text{عدد أسطر الكاش}}{\text{عدد الأسطر في المجموعة}} = \frac{16}{2} = 8 = 2^3$ و منه index =3

و لدينا حجم الكلمة=1Byte = 2^0 ومنه الإزاحة = 0

و العنوان يرمز على 4bits ومنه يكون: tag=4-3-0=1

شكل العنوان الوارد من المعالج إلى الذاكرة الرئيسية:

tag	index	offset
1	3	0

address	index	tag	offset	Hit/miss
0000	000	0		miss
1000	000	1		miss
0000	000	0		Hit
0100	100	0		Miss
1000	000	1		Hits

ومنه معدل الإصابة = 40%

و معدل الإخفاق= 60%

و حجم الكاش الكلي هو:

160bits = 8×((1+1+8bits)×2)

و يمكننا أن نتخيل شكل الكاش كالتالي:

	V	tag	Data	V	tag	Data
0	1	0		1	1	
4	1	0				
7						

اختر العبارة الصحيحة :

a. أهم مشاكل الذاكرة الافتراضية عندما تكون الذاكرة الرئيسية صغيرة.

b. عندما تكون حجم الصفحة الافتراضية صغيرة يكون عدد الصفحات كبير.

c. عندما يكون عدد الصفحات كبير حتما سيكون جدول التقابل page table كبير أيضاً.

d. <u>كل ما ذكر صحيح</u>

e. كل ما ذكر غير صحيح

السؤال السابع:

بفرض لدينا 16 تعليمة MIPS و كان عدد إشارات التحكم هو 53 و عدد العمليات الصغرية هو 31 و المطلوب:

1- أبعاد الذاكرة في حالة الترميز المباشر:

a. 16×53

b. 16×55

c. 20×58

d. <u>16×58</u>

e. 16×36

2-أبعاد الذاكرة في حالة الترميز العرضي:

a. 16×53

b. 16×55

c. 20×58

d. 16×58

e. <u>16×36</u>

السؤال التاسع:

ليكن لدينا التعليمات المكتوبة بلغة MIPS:

I_1: LW \$$t_0$, 20(\$$t_1$)

I_2:add \$$t_7$, \$$t_0$, \$$t_1$

I_3:add \$$t_9$, \$$t_0$, \$$t_8$

I_4:sub \$$t_3$, \$$t_9$, \$$t_0$

علما أن تردد المعالج = 2GHz و المطلوب:

١- زمن الدور مقدرا بالنانو ثانية:

a. 0.2

b. <u>0.5</u>

c. 1.5
d. 2.5
e. 4

٢- زمن تنفيذ التعليمات في حالة معالج تقليدي:
a. 16 ns
b. 11 ns
c. 15 ns
d. 10 ns
e. 4.5 ns

٣- زمن تنفيذ التعليمات في حالة معالج متوارد مثالي:
a. 2 ns
b. 2.5 ns
c. 4 ns
d. 9 ns
e. 3.8 ns

٤- زمن تنفيذ التعليمات في حالة معالج متوارد حقيقي(الفقاعات):
a. 5 ns
b. 6 ns
c. 7 ns
d. 8 ns
e. 9 ns

٥- زمن تنفيذ التعليمات في حالة معالج متوارد مع إحالة(تخطي):
a. 4.2 ns
b. 4.4 ns
c. 4.9 ns
d. 5 ns
e. 4.5 ns

٦- نسبة التسريع بين المعالج التتابعي و المعالج المتوارد الحقيقي:
a. 1.666667
b. 2.5
c. 2.222222
d. 3.333333
e. Otherwise

السؤال العاشر:

ليكن لدينا التعليمات التالية:

I_1 Lw $\$t_0$, 50(\$t1)

I_2 add $\$t_7$, $\$t_6$, $\$t_0$

I_3 add $\$t_7$, \$t7,$\$t_0$

و المطلوب:

1- زمن تنفيذ التعليمات مقدرا بعدد أدوار المعالج في حالة معالج تقليدي:

a. 20
b. 19
c. 15
d. 14
e. 10

2- زمن تنفيذ التعليمات مقدرا بعدد أدوار المعالج في حالة معالج متوارد مثالي:

a. 7
b. 8
c. 9
d. 10
e. 11

3- زمن تنفيذ التعليمات مقدرا بعدد أدوار المعالج في حالة معالج متوارد حقيقي:

a. 7
b. 8
c. 9
d. 10
e. 11

4- زمن تنفيذ التعليمات مقدرا بعدد أدوار المعالج في حالة معالج مع إحالة:

a. 7
b. 8
c. 9

d. 10
e. 11

5- زمن تنفيذ التعليمات مقدرا بعدد أدوار المعالج في حالة معالج ذو بنيان سلمي فائق متوارد حقيقي(له قناتا توارد):

a. 12
b. <u>11</u>
c. 14
d. 13
e. 9

6- زمن تنفيذ التعليمات مقدرا بعدد أدوار المعالج في حالة معالج ذو بنيان سلمي فائق مع إحالة(له قناتا توارد):

a. 5
b. 6
c. 7
d. <u>8</u>
e. 9

السؤال الحادي عشر:

احسب حجم الذاكرة الكاش حجم المعطيات فيها 64Kbytes و الكتلة بها مؤلفة من كلمة واحدة فقط.و العنوان مرمز على 32 بت

الحل:

لدينا حجم data في كل سطر =٣٢ بت =٤ بايت

و بما أنه لدينا الحجم الكلي للمعطيات data يساوي 64 كيلو بايت.

و منه عدد أسطر الكاش= $\frac{\text{الحجم الكلي للمعطيات}}{\text{حجم كلمة المعطيات}} = \frac{2^{16}}{2^{2}} = 2^{14}$ سطر.

و منه : tag=32-14-2=14 bits

و منه حجم الكاش بالبت هو:

$2^{14}\times(1+14+32)=770048bits=752Kbits$

السؤال الثاني عشر:

بفرض أنه لدينا تعليمات بلغة MIPS تتطلب أزمان التنفيذ التالية:

- و حدات الذاكرة: 2ns
- وحدات ALU: 2ns
- القراءة أو الكتابة في السجلات: 1ns

و بفرض أن نسبة التعليمات المكتوبة تشكل:

- 24% من التعليمات هي LW
- 12% من التعليمات هي SW
- 44% من التعليمات هي ALU
- 18% من التعليمات هي تفريع branch
- 2% من التعليمات هي jump

ونحن نعلم من خلال دراستنا لمساري للمعطيات للتعليمات الحقائق التالية:

تعليمة LW تحتاج حتى يتم تنفيذا إلى 5 دورات ساعة (أي جميع مراحل العمل)

تعليمة SW تحتاج إلى 4 دورات

تعليمات ALU تحتاج إلى 4 دورات ساعة

تعليمات التفريع تحتاج إلى 3 دورات ساعة

تعليمات القفز تحتاج دور ساعة واحد

و المطلوب :

1- الزمن المناسب لتنفيذ التعليمات في حالة آلة تعتمد دروة ساعة ثابتة لا تتغير

الحل: بما أن التعليمات يتم تنفيذها بدور ساعة ثابت لا يتغير و بالتالي يجب أن يكون زمن تنفيذ التعليمات يساوي زمن تنفذ التعليمة الأطول.

و الجدول التالي يبين زمن تنفيذ اللازم لكل نوع من التعليمات:

التعليمة	Instruction memory	Register read	ALU operation	Data memory	Register Write	total
ALU type	2	1	2	0	1	6 ns
Load word	2	1	2	2	1	8 ns
Store word	2	1	2	2		7 ns
Branch	2	1	2			5 ns
Jump	2					2 ns

نلاحظ من الجدول أعلاه أن تعليمة load تحتاج أطول زمن و هو 8 ns و منه فإن دورة ساعة العمل سوف تعمل بزمن قدره 8 ns على جميع التعليمات.

و منه الزمن الوسطي للتنفيذ التعليمة= 8ns

2- بفرض أننا نعمل على آلة تنفذ كل تعليمة بدور ساعة متغير:

هنا لا داعي أن تأخذ جميع التعليمات الزمن 8ns كما في دورة الساعة الثابتة بل كل تعليمة حسب احتياجاتها و منه الزمن الوسطي:

CPU clock cycle=8×0.24+7×0.12+6×0.44+5×0.18+2×0.02=6.34 ns

و نسبة التسريع بين الآلتين:

$$\frac{8}{6.34}=1.26$$

أي أن الآلة التي تعتمد دورة ساعة متغيرة أفضل من الآلة التي تعتمد دورة ساعة واحدة بـ 1.26 مرة.

السؤال الثالث عشر:

إذا كان لوحدة المعالجة المركزية المؤشر CPI=1.2 و المؤشر MIPS=200 فإن تردد عمل المعالج مقدرا بـ MHz:

a. **240**
b. 630
c. 350
d. 200
e. 900

إذا كان زمن التنفيذ لبرنامج قياسي على المعالج السابق هو 10s فإن عدد تعليماته:

a. 681×10^9
b. 1.5×10^9
c. 1.9×10^9
d. **2×10^9**
e. 1×10^9

ناتج جمع العددين (12-) و (17+) في وحدة الحساب و المنطق على 7 بتات بطريقة الإتمام إلى 2 هو:

a. الناتج هو 1100001 مع حدوث حمل.
b. الناتج هو 0010001 مع حدوث فيض.
c. الناتج هو 1101110 مع حدوث فيض.
d. الناتج هو 0000101 بدون حدوث فيض.
e. الناتج هو 1110100 مع حدوث حمل.

عند استخدام طريقة تمثيل المطال و الإشارة بدلا من الإتمام إلى 2 نحصل على الناتج التالي:

a. الناتج هو 0011001 مع حدوث حمل.
b. الناتج هو 0000101 بدون حدوث فيض.
c. الناتج هو 1101111 مع حدوث فيض.
d. الناتج هو 1101100 مع حدوث حمل.
e. لا يمكن إجراء العملية الحسابية.

ناتج جمع العددين 9+42 بالنظام BCD هو: 51 بعد التصحيح.

لدينا برنامج قياسي على حاسوبين A و B تردد عمل كل منهما هو 1GHz و يحوي البرنامج أنواع مختلفة من التعليمات و فق النسب التالية:

الضرب بالفاصلة العائمة	10%
الجمع بالفاصلة العائمة	15%
القسمة بالفاصلة العائمة	5%
تعليمات الأعداد الصحيحة	70%

تُعطى أدوار الساعة اللازمة لتنفيذ هذه التعليمات بالجدول التالي:

نوع التعليمة	الحاسوب A	الحاسوب B
الضرب بالفاصلة العائمة	6	30
الجمع بالفاصلة العائمة	4	20
القسمة بالفاصلة العائمة	20	50
تعليمات الأعداد الصحيحة	2	2

1- قيمة المؤشر CPI للحاسوب A هي:

a. 3.6
b. 3.3

c. 4.3
d. 9.9
e. 10

2- قيمة المؤشر CPI للحاسوب B هي:

a. 3.3
b. 2.9
c. <u>9.9</u>
d. 10
e. 7.9

3- قيمة المؤشر MIPS للحاسوب A هي:

a. 300
b. 390
c. 101
d. <u>278</u>
e. 629

4- قيمة المؤشر MIPS للحاسوب B هي:

a. 202
b. <u>101</u>
c. 230
d. 111
e. 199

5- إذا كان للحاسوب A المؤشرين CPI=2 و MFLOPS=500 و للحاسوب B المؤشرين CPI=1 و MFLOPS=300 .

a. نختار لتطبيق حسابي الحاسوب A و للتطبيق المكتبي الحاسوب B
b. <u>نختار لتطبيق حسابي الحاسوب B و للتطبيق المكتبي الحاسوب A</u>
c. لا يصلح الحاسوبان للتطبيق المكتبي فهما مفيدان في التطبيق الحسابي فقط
d. لا يصلح الحاسوبان للتطبيق الحسابي فهما مفيدان في التطبيق المكتبي فقط
e. الحاسوبان مناسبان للتطبيقين الحسابي و المكتبي

6- باستخدام الإتمام إلى 2 على 7 بتات يعطي تمثيل العدد (-34) بما يلي:

a. 0100010
b. 1100011
c. 1110001
d. 1011110
e. 1110001

7- تمثيل العدد (-34) بطريقة المطال و الإشارة على 8 بت:

a. 10100010
b. 00100010
c. 00110100
d. 11010100
e. 00110010

8- ليكن لدينا ترميزا للأعداد بالفاصلة العائمة على النحو التالي: 4 خانات للجزء الأسي ، 6 خانات للجزء الكسري

إن القيمة العظمى الموجبة الممكن تمثيلها هي:

a. 5009
b. 504
c. 512
d. 8192
e. 252

9- تمثيل الرقم 34- في هذا الترميز هو:

a. الأسي: 0010 ، الكسري:10000 – الإشارة 0
b. الأسي: 1000 ، الكسري:01000 – الإشارة 0
c. الأسي: 1010 ، الكسري:00001 – الإشارة 1
d. الأسي: 1010 ، الكسري:00010 – الإشارة 1
e. كل ما ذكر خاطئ

10- جمع العددين 16 و 50 المرمز كل منهما بالإتمام إلى 2 على 7 بت أو طرحهما يحدث ما يلي:

a. لا يحدث فيض عند الجمع و لا يحدث عند الطرح

khaledyassinkh@gmail.com

b. لا يحدث فيض عند الجمع و يحدث عند الطرح
c. يحدث فيض عند الجمع و لا يحدث عند الطرح
d. يحدث فيض عند الجمع و يحدث عند الطرح
e. كل ما ذكر خاطئ

(اللهم صلي و سلم على سيدنا محمد و على آله و صحبه أجمعين)

(و ما توفيقي إلا بالله)

